

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-236930

(43)Date of publication of application : 09.09.1997

(51)Int.Cl.

G03F 7/26
G02F 1/13
G02F 1/136
G03F 1/08
H01L 21/027

(21)Application number : 08-340027

(71)Applicant : FUJITSU LTD

(22)Date of filing : 19.12.1996

(72)Inventor : TAKIZAWA HIDEAKI
HAYASHI SHOHO

(30)Priority

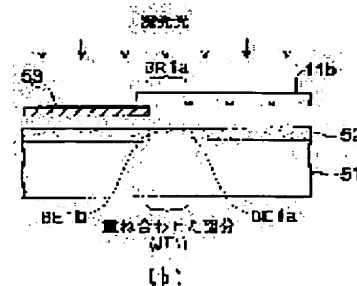
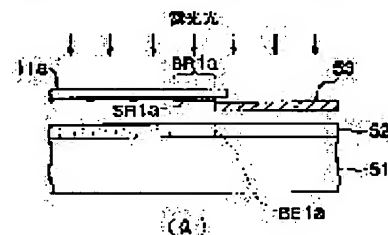
Priority number : 07339594 Priority date : 26.12.1995 Priority country : JP

(54) PATTERN FORMING METHOD, ONE SET OF EXPOSURE MASKS, THIN-FILM TRANSISTOR MATRIX DEVICE, ITS PRODUCTION, LIQUID CRYSTAL DISPLAY AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To use plural exposure masks in the method for forming a pattern consisting of plural pieces for forming one entire pattern by joining plurally divided pattern forming regions and to allow a pattern related to different exposures to coexist at the joined part without disturbing regularity at the time of forming the entire pattern by regularly joining the patterns together.

SOLUTION: Exposure is firstly performed by using an exposure mask 11a to regularly arrange the latent images of a first pattern on a photosensitive resist film 52 on a first region, and an unexposed region covering a first pattern and the latent images of the first pattern are formed on the photosensitive resist film 52 on a third region JT1. Exposure is then conducted with use of a second exposure mask 11b to regularly arrange the plural latent images of the first picture on the photosensitive resist film 52 on a second region, and the latent image of the first pattern is formed on the unexposed region on the third region JT1.



LEGAL STATUS

[Date of request for examination] 23.06.2000

[Date of sending the examiner's decision of rejection] 24.12.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of 2003-01396
rejection]

[Date of requesting appeal against examiner's 23.01.2003
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-236930

(43) 公開日 平成9年(1997)9月9日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 F 7/26	5 1 1		G 0 3 F 7/26	5 1 1
G 0 2 F 1/13	1 0 1		G 0 2 F 1/13	1 0 1
	5 0 0		1/136	5 0 0
G 0 3 F 1/08			G 0 3 F 1/08	D
H 0 1 L 21/027			H 0 1 L 21/30	5 0 2 G

審査請求 未請求 請求項の数18 OL (全 18 頁) 最終頁に続く

(21) 出願番号 特願平8-340027

(22) 出願日 平成8年(1996)12月19日

(31) 優先権主張番号 特願平7-339594

(32) 優先日 平7(1995)12月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 滝沢 英明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 林 省吾

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

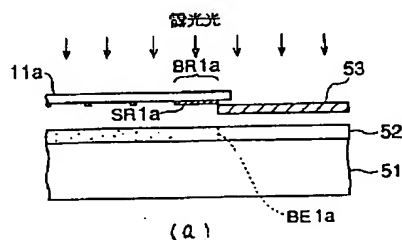
(74) 代理人 弁理士 岡本 啓三

(54) 【発明の名称】 パターン形成方法、一組の露光マスク、薄膜トランジスタマトリクス装置及びその製造方法、液晶表示装置及びその製造方法

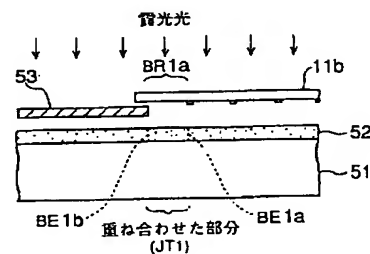
(57) 【要約】

【課題】複数枚に分担して形成されたパターン形成領域同士を繋ぎ合わせて一つの全体パターンを形成する複数枚からなるパターン形成方法に関し、複数枚の露光マスクを用い、パターンを繋ぎ合わせて規則的に並ぶ全体のパターンを形成する場合に、規則性を崩さずに繋ぎ合わせた部分で異なる露光に係るパターンを混在させる。

【解決手段】第1の露光マスク(11a)を用いて露光し、第1の領域の上の感光性レジスト膜(52)に複数の第1のパターンの潜像を規則的に配置形成するとともに、第3の領域(JT1)の上の感光性レジスト膜(52)に第1のパターンが入る広さの未露光領域と第1のパターンの潜像とを形成する工程と、第2の露光マスク(11b)を用いて露光し、第2の領域の上の感光性レジスト膜(52)に複数の第1のパターンの潜像を規則的に配置形成するとともに、第3の領域(JT1)上の未露光領域に第1のパターンの潜像を形成する工程とを有する。



(a)



(b)

【特許請求の範囲】

【請求項1】 第1の領域と、第2の領域と、該第1の領域と該第2の領域に挟まれた第3の領域とを有する基板の上に感光性レジスト膜を形成する工程と、第1の露光マスクを使用して前記感光性レジスト膜を露光し、これにより、前記第1の領域の上の前記感光性レジスト膜に複数の第1のパターンの潜像を規則的に配置形成するとともに、前記第3の領域の上の前記感光性レジスト膜に前記第1のパターンが入る広さの未露光領域と少なくとも1つの前記第1のパターンの潜像とを形成する工程と、

第2の露光マスクを使用して前記感光性レジスト膜を露光し、これにより、前記第2の領域の上の前記感光性レジスト膜に複数の前記第1のパターンの潜像を規則的に配置形成するとともに、前記第3の領域上の前記未露光領域に前記第1のパターンの潜像を形成する工程と、前記感光性レジスト膜を現像することにより、前記感光性レジスト膜よりなる複数の前記第1のパターンを顕像化する工程と、前記感光性レジスト膜よりなる前記第1のパターンをマスクに使用して、所望の膜よりなる複数の第2のパターンを規則的に配列して形成する工程とを有するパターン形成方法。

【請求項2】 前記第3の領域において、前記同じ露光マスクに係る第2のパターンが1個又は2個以上連続して並んでいることを特徴とする請求項1に記載のパターン形成方法。

【請求項3】 前記第3の領域において、前記第1の露光マスクに係る第2のパターン及び前記第2の露光マスクに係る第2のパターンの境界線が凸凹してなることを特徴とする請求項1又は請求項2に記載のパターン形成方法。

【請求項4】 前記第3の領域において、前記第1の露光マスクに係る第2のパターンが1個又は2個以上連続して並ぶ領域と前記第2の露光マスクに係る第2のパターンが1個又は2個以上連続して並ぶ領域とは前記第2のパターンの横方向又は縦方向の並びの方向に交互に並んでいることを特徴とする請求項1乃至請求項3のいずれかに記載のパターン形成方法。

【請求項5】 請求項1乃至請求項4のいずれかに記載のパターン形成方法を用いて規則的に並んだ全体のソース／ドレイン電極及び規則的に並んだ全体のゲート電極のうち少なくともいずれかを前記基板上に形成する工程を有することを特徴とする薄膜トランジスタマトリクス装置の製造方法。

【請求項6】 前記全体のソース／ドレイン電極は、前記第1の露光マスクに係るソース／ドレイン電極の並びと前記第2の露光マスクに係るソース／ドレイン電極の並びとをつなぎ合わせて形成することを特徴とする請求項5に記載の薄膜トランジスタマトリクス装置の製造方

法。

【請求項7】 前記全体のゲート電極は、前記第1の露光マスクに係るゲート電極の並びと前記第2の露光マスクに係るゲート電極の並びとをつなぎ合わせて形成することを特徴とする請求項5に記載の薄膜トランジスタマトリクス装置の製造方法。

【請求項8】 請求項5乃至請求項7のいずれかに記載の薄膜トランジスタマトリクス装置の製造方法により作成された薄膜トランジスタマトリクス装置。

【請求項9】 請求項5に記載の薄膜トランジスタマトリクス装置の製造方法を用いて前記第1の露光マスクに係るソース／ドレイン電極の並びと前記第2の露光マスクに係るソース／ドレイン電極の並びとをつなぎ合わせて全体のソース／ドレイン電極を形成する工程と、前記ソース／ドレイン電極に接続する画素電極を形成する工程とを有することを特徴とする液晶表示装置の製造方法。

【請求項10】 前記第1の露光マスクに係るソース／ドレイン電極の並びと前記第2の露光マスクに係るソース／ドレイン電極の並びとを繋ぎ合わせた部分において異なる前記露光マスクに係るソース／ドレイン電極が1個又は2個以上連続して並ぶ領域のうち少なくともいずれかの大きさは肉眼によるパターン解像度以下であることを特徴とする請求項9に記載の液晶表示装置の製造方法。

【請求項11】 前記異なる露光に係るソース／ドレイン電極の並び同士を繋ぎ合わせた部分において前記異なる露光に係るソース／ドレイン電極が1個又は2個以上連続して並ぶ領域のうち少なくともいずれかの大きさは200 μ m以下であることを特徴とする請求項10に記載の液晶表示装置の製造方法。

【請求項12】 請求項9乃至請求項11のいずれかに記載の液晶表示装置の製造方法により作成された液晶表示装置。

【請求項13】 複数枚に分担して形成されたパターン形成領域同士を前記複数枚の境界部を重ね合わせて繋ぎ合わせ、一つの全体パターンを形成する前記複数枚からなる一組の露光マスクであって、前記各露光マスクの境界部に前記パターン形成領域と遮光領域とが混在し、これらは、先に転写された前記露光マスクの境界部に他の前記露光マスクの境界部を重ね合わせて転写したとき、前記先に転写された露光マスクの遮光領域に前記他の露光マスクのパターン形成領域が転写され、かつ前記先に転写された露光マスクのパターン形成領域は前記他の露光マスクの遮光領域により覆われてそのまま残るように配列されていることを特徴とする一組の露光マスク。

【請求項14】 前記一つの全体パターンを形成するための一組の露光マスクの枚数は3枚以上であることを特徴とする請求項13に記載の一組の露光マスク。

3

【請求項 15】 前記全体パターンは同じ形状を有する個々のパターンが縦方向及び横方向に並んでいることを特徴とする請求項 13 又は請求項 14 のいずれかに記載の一組の露光マスク。

【請求項 16】 前記重ね合わせた部分において前記同じ露光マスクに属するパターン形成領域は、縦方向又は横方向又はその両方向に 2 つ以上の前記個々のパターンが連続して並んでいることを特徴とする請求項 15 に記載の一組の露光マスク。

【請求項 17】 前記全体パターンは前記重ね合わせた部分において異なる前記露光マスクのパターン形成領域同士の境界線が凸凹してなることを特徴とする請求項 13 乃至請求項 16 のいずれかに記載の一組の露光マスク。

【請求項 18】 前記全体パターンは前記重ね合わせた部分において異なる前記露光マスクのパターン形成領域同士が縦方向及び横方向に交互に並んでいることを特徴とする請求項 13 乃至請求項 16 のいずれかに記載の一組の露光マスク。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パターン形成方法、一組の露光マスク、TFT（薄膜トランジスタ）マトリクス装置、液晶表示装置及びその製造方法に関し、より詳しくは、パターンをつなぎあわせて一つの全体パターンを形成するパターン形成方法、そのパターン形成方法に用いる複数枚からなる一組の露光マスクと、そのパターン形成方法を用いた TFT マトリクス装置、液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】 従来、パソコンのディスプレイや壁掛けテレビとして TFT マトリクス型カラー液晶表示装置が普及してきた。現在、液晶駆動のための TFT マトリクスの製造歩留り等の関係で小画面のものが多く、将来更なる大画面の液晶ディスプレイの普及を目指して鋭意技術開発や製品化の試みがなされている。

【0003】 この表示装置を安価に製造するためには、より少ない工程で、かつ歩留り良く、TFT マトリクスを形成することが重要であり、多数のパターンを同時に転写できるレチクル（露光マスク）を用いたフォトリソグラフィ技術が主流となっている。通常、一つのパターンニング工程あたり一つのレチクル（一つの層と称する。）が用いられる。

【0004】 ところが、大画面のものになってくると基板が大型化してくるため、露光装置の構造上、一つの層の全体のパターンを一度に転写することが困難になってくる。このため、一つの層の全体のパターン領域を複数の部分領域に分割してその部分領域毎に複数のレチクルを作成する。そして、全体のパターンを形成する場合には、同じレジスト膜に対して露光すべき部分領域以外の

4

他の領域を遮光し、部分領域毎に別々に露光して全体のパターンを形成するようにしている。

【0005】 図 22 にガラス基板上に形成された TFT マトリクスを示す。図 22 では画素数を簡略化して示しており、TFT により駆動される画素が縦 6 行×横 6 列のマトリクス状に配置されている。一点鎖線で示す中央の境界線の左側の部分領域 1 と右側の部分領域 2 とがそれぞれ別々に形成されたものである。図 23 に示すような各部分領域 1、2 を形成した 2 つのレチクルの組を各層毎に用いている。その境界線はデジタイズの容易さから一直線になるようにしている。

【0006】

【発明が解決しようとする課題】 図 24 (a), (b) に、それぞれ左側の部分領域 1 と右側の部分領域 2 の TFT の断面図を示す。同図に示すように、ソース電極 8a 及びドレイン電極 8b はそれぞれ位置合わせ精度を考慮してゲート電極 2 の上方まで延在させている。このため、図 25 (a) の一画素当たりの等価回路に示すように、ソース電極 8a とゲート電極 2 との重なりにより浮遊容量 Cgs が生じる。その結果、図 25 (b) に示すように、ゲート (G) の開放によりドレイン (D) からソース (S) に流入した電荷はゲートを閉じたあとに Cgs を通してゲートバスラインの方に流出し、このためソース電圧 (VS)、即ち画素電位が低下する。画素電位の低下を抑制するため Cgs は極力小さくすることが望ましい。

【0007】 ところで、部分領域 1、2 毎に別々に位置合わせすると、左側の部分領域 1 の TFT と右側の部分領域 2 の TFT でソース電極 8a とゲート電極 2 との重なり幅 (ΔW) が異なってくる場合がある。この場合、各部分領域 1、2 の TFT の Cgs が異なるため、各部分領域 1、2 でソース電圧 (VS) に差 (ΔV) が生じ、ひいては、図 26 に示すように、透過率の差 (ΔT) を生み出す。これにより、輝度差が生じて表示ムラとなってしまう。

【0008】 本発明は、上記の従来例の問題点を鑑みて創作されたものであり、複数枚の露光マスクを用いてパターンの繋ぎ合わせにより規則的に並ぶ一つの全体パターンを形成した場合に画面上での表示ムラを防止することが可能な TFT マトリクス型液晶表示装置及びその製造方法、その液晶を動作させる TFT マトリクス装置及びその製造方法、規則的に並ぶ一つの全体パターンを形成する場合に規則性を崩さずにパターンの繋ぎ合わせ部分において異なる露光マスクに係るパターンを入り混じって並べることが可能なパターン形成方法、そのパターン形成に用いられる露光マスクを提供することを目的とする。

【0009】

【課題を解決するための手段】 上記課題は、第 1 の発明である、第 1 の領域と、第 2 の領域と、該第 1 の領域と

該第2の領域に挟まれた第3の領域とを有する基板の上に感光性レジスト膜を形成する工程と、第1の露光マスクを使用して前記感光性レジスト膜を露光し、これにより、前記第1の領域の上の前記感光性レジスト膜に複数の第1のパターンの潜像を規則的に配置形成するとともに、前記第3の領域の上の前記感光性レジスト膜に前記第1のパターンが入る広さの末露光領域と少なくとも1つの前記第1のパターンの潜像とを形成する工程と、第2の露光マスクを使用して前記感光性レジスト膜を露光し、これにより、前記第2の領域の上の前記感光性レジスト膜に複数の前記第1のパターンの潜像を規則的に配置形成するとともに、前記第3の領域上の前記末露光領域に前記第1のパターンの潜像を形成する工程と、前記感光性レジスト膜を現像することにより、前記感光性レジスト膜よりなる複数の前記第1のパターンを顕像化する工程と、前記感光性レジスト膜よりなる前記第1のパターンをマスクに使用して、所望の膜よりなる複数の第2のパターンを規則的に配列して形成する工程とを有するパターン形成方法によって解決され、第2の発明である、前記第3の領域において、前記同じ露光マスクに係る第2のパターンが1個又は2個以上連続して並んでいることを特徴とする第1の発明に記載のパターン形成方法によって解決され、第3の発明である、前記第3の領域において、前記第1の露光マスクに係る第2のパターン及び前記第2の露光マスクに係る第2のパターンの境界線が凸凹してなることを特徴とする第1又は第2の発明に記載のパターン形成方法によって解決され、第4の発明である、前記第3の領域において、前記第1の露光マスクに係る第2のパターンが1個又は2個以上連続して並ぶ領域と前記第2の露光マスクに係る第2のパターンが1個又は2個以上連続して並ぶ領域とは前記第2のパターンの横方向又は縦方向の並びの方向に交互に並んでいることを特徴とする第1乃至第3の発明のいずれかに記載のパターン形成方法によって解決され、第5の発明である、第1乃至第4の発明のいずれかに記載のパターン形成方法を用いて規則的に並んだ全体のソース/ドレイン電極及び規則的に並んだ全体のゲート電極のうち少なくともいずれかを前記基板上に形成する工程を有することを特徴とする薄膜トランジスタマトリクス装置の製造方法によって解決され、第6の発明である、前記全体のソース/ドレイン電極は、前記第1の露光マスクに係るソース/ドレイン電極の並びと前記第2の露光マスクに係るソース/ドレイン電極の並びとをつなぎ合わせて形成することを特徴とする第5の発明に記載の薄膜トランジスタマトリクス装置の製造方法によって解決され、

第8の発明である、第5乃至第7の発明のいずれかに記載の薄膜トランジスタマトリクス装置の製造方法により作成された薄膜トランジスタマトリクス装置によって解決され、第9の発明である、第7の発明に記載の薄膜トランジスタマトリクス装置の製造方法を用いて前記第1の露光マスクに係るソース/ドレイン電極の並びと前記第2の露光マスクに係るソース/ドレイン電極の並びとをつなぎ合わせて全体のソース/ドレイン電極を形成する工程と、前記ソース/ドレイン電極に接続する画素電極を形成する工程とを有することを特徴とする液晶表示装置の製造方法によって解決され、第10の発明である、前記第1の露光マスクに係るソース/ドレイン電極の並びと前記第2の露光マスクに係るソース/ドレイン電極の並びとを繋ぎ合わせた部分において異なる前記露光マスクに係るソース/ドレイン電極が1個又は2個以上連続して並ぶ領域のうち少なくともいずれかの大きさは肉眼によるパターン解像度以下であることを特徴とする第9の発明に記載の液晶表示装置の製造方法によって解決され、第11の発明である、前記異なる露光に係るソース/ドレイン電極の並び同士を繋ぎ合わせた部分において前記異なる露光に係るソース/ドレイン電極が1個又は2個以上連続して並ぶ領域のうち少なくともいずれかの大きさは $200\mu\text{m}$ 以下であることを特徴とする第10の発明に記載の液晶表示装置の製造方法によって解決され、第12の発明である、第9乃至第11の発明のいずれかに記載の液晶表示装置の製造方法により作成された液晶表示装置によって解決され、第13の発明である、複数枚に分担して形成されたパターン形成領域同士を前記複数枚の境界部を重ね合わせて繋ぎ合わせ、一つの全体パターンを形成する前記複数枚からなる一組の露光マスクであって、前記各露光マスクの境界部に前記パターン形成領域と遮光領域とが混在し、これらは、先に転写された前記露光マスクの境界部に他の前記露光マスクの境界部を重ね合わせて転写したとき、前記先に転写された露光マスクの遮光領域に前記他の露光マスクのパターン形成領域が転写され、かつ前記先に転写された露光マスクのパターン形成領域は前記他の露光マスクの遮光領域により覆われてそのまま残るように配列されていることを特徴とする一組の露光マスクによって解決され、第14の発明である、前記一つの全体パターンを形成するための一組の露光マスクの枚数は3枚以上であることを特徴とする第13の発明に記載の一組の露光マスクによって解決され、第15の発明である、前記全体パターンは同じ形状を有する個々のパターンが縦方向及び横方向に並んでいることを特徴とする第13又は第14の発明に記載の一組の露光マスクによって解決され、第16の発明である、前記重ね合わせた部分において前記同じ露光マスクに属するパターン形成領域は、縦方向又は横方向又はその両方向に2つ以上の前記個々のパターンが連続して並んでいることを特徴とする第15の発明

7

に記載の組の露光マスクによって解決され、第17の発明である、前記全体パターンは前記重ね合わせた部分において異なる前記露光マスクのパターン形成領域同士境界線が凸凹してなることを特徴とする第13乃至第16の発明のいずれかに記載の組の露光マスクによって解決され、第18の発明である、前記全体パターンは前記重ね合わせた部分において異なる前記露光マスクのパターン形成領域同士が縦方向及び横方向に交互に並んでいることを特徴とする第13乃至第16の発明のいずれかに記載の組の露光マスクによって解決される。

【0010】本発明のパターン形成方法においては、第1のパターンの潜像を規則的に配置形成する第1の領域と第2の領域とに挟まれた第3の領域の感光性レジスト膜に先に第1の露光マスクを用いて第1のパターンの潜像と第1のパターンが入る広さの未露光領域とを形成し、その後、第2の露光マスクを用いて第2の領域に第1のパターンの潜像を規則的に配置形成するとともに、その未露光領域に第1のパターンの潜像を形成している。

【0011】即ち、先に第1のパターンが並ぶべき所に予め未露光領域を形成しておき、後からそこに第1のパターンの潜像を形成している。このため、パターンの繋ぎ合わせ部（第3の領域）において、規則性を崩さずに異なる露光マスクに係る第1のパターンの潜像を入り混じって並ばせることができる。従って、その後、第1のパターンの潜像を現像して感光性レジスト膜からなる第1のパターンを形成し、それをマスクとして第2のパターンを形成することで、パターンの繋ぎ合わせ部において規則性を崩さずに異なる露光マスクに係るパターンを

入り混じって並ばせることができる。

【0012】上記を達成できる本発明の組の露光マスクは、各露光マスクの境界部にパターン形成領域と遮光領域とが混在し、これらは、先に転写された露光マスクの境界部に他の露光マスクの境界部を重ね合わせて転写したとき、先に転写された露光マスクの遮光領域に他の露光マスクのパターン形成領域が転写され、かつ先に転写された露光マスクのパターン形成領域は他の露光マスクの遮光領域により覆われてそのまま残るように配列されている。

【0013】本発明の薄膜トランジスタマトリクス装置の製造方法においては、上記パターン形成方法と同じ方法で、規則的に並んだ電極を形成している。電極としてソース電極及びドレイン電極、又はゲート電極等がある。従って、パターンの繋ぎ合わせ部において規則性を崩さずに異なる露光マスクに係る電極等を入り混じって並ばせることができる。なお、基板とはガラス基板やシリコン基板等そのものと、ガラス基板やシリコン基板等の上に絶縁膜や電極材料の導電膜等が形成された状態のものを含む。

【0014】ところで、人間の視覚能力は、離れた2点

8

間の光学的輝度差については鈍感であるが、光学的輝度差のある点が群をなして隣接している場合にその境界を認識することについては非常に優れた能力を有している。従って、液晶ディスプレイにおいて、輝度の異なる画素が直線上に並んだとき、人間の視覚にはそれを表示ムラとして容易に認識しうる。一方、人間の目は10分の1乃至10分の2mm程度離れている赤、緑、青の画素を分離して認識することができないので、輝度差のある部分がそれと同程度の距離以内で分離し、かつ規則的に群をなして並ぶのを避けることにより表示ムラを認識できないようにすることができる。

【0015】本発明の液晶表示装置の製造方法においては、本発明の薄膜トランジスタマトリクス装置の製造方法と同じ方法によって、ソース電極及びドレイン電極の組、又はゲート電極を形成している。従って、パターンの繋ぎ合わせ部において規則性を崩さずに異なる露光マスクに係る上記電極を入り混じって並ばせることができる。

【0016】例えば、つなぎ合わされた全体パターンは異なる露光マスクに係る上記電極同士の境界線が凸凹した線、例えば曲がり角で直角に折れ曲がった小道のようになっている。或いは、異なる露光マスクの電極の形成領域同士が縦方向及び横方向に交互に並んでいる。

【0017】従って、電極パターンの潜像を形成する際に位置合わせがずれて異なる露光マスクに係る電極の形成領域でCgsが異なったときでも、各電極の形成領域同士の繋ぎ合わせ部（第3の領域）では、Cgsの差による輝度差のある部分が一直線上に並ばず、或いはその境界が不明瞭になる。このため、人間の目には表示ムラが認識されなくなる。

【0018】特に、パターンの形成領域を繋ぎ合わせた部分において、異なる露光マスクのうち少なくともいずれかの露光マスクに係るパターンの形成領域の大きさが肉眼によるパターン解像度以下となっている場合には、更に効果的に人間の目に表示ムラが認識されなくなる。すなわち、例えば異なる露光マスクに属するパターンの境界線が凸凹しているため、パターンを繋ぎ合わせた部分で異なる露光マスクに係るパターン同士が入り組み、混在するようになったとする。この場合、異なる露光マスクのうち少なくとも何れか1つの露光マスクに係るパターンの形成領域の大きさは肉眼によるパターン解像度以下になることから、人間の目には異なる露光マスクに係るパターンの形成領域同士の境界がぼけて見える。このため、そのつなぎ合わせたパターンを液晶表示装置のTFTマトリクス装置部分に適用した場合、異なる露光マスクのパターン形成領域間に輝度差が生じても、それらの間の明確な境界を認識することはできなくなる。

【0019】このことは、全体パターンの繋ぎ合わせ部分で異なる露光マスクのパターン形成領域同士が縦方向及び横方向に交互に並んでいる場合にも同様である。即

ち、緊ぎ合わせ部分で異なる露光マスクのパターン形成領域同士が入り混じるため、異なるパターン形成領域間で輝度差が生じても緊ぎ合わせ部分の輝度差が緩和される。このため、輝度が序々に移って行くように見えるので、人間の目に表示ムラが認識されなくなる。

【0020】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参照しながら説明する。

(1) 第1～第3の実施の形態

図1は、本発明の実施の形態に係るTFT（薄膜トランジスタ）マトリクス装置について示す平面図である。図15はTFTマトリクス装置の部分拡大平面図、図16は一画素を示す拡大平面図である。図18（b）は画素中のTFTの部分の詳細を示す図16のI-I線断面図である。

【0021】図1ではTFTの個数を簡略化して示しており、一つのTFTを含む画素が縦6行×横6列のマトリクス状に配置されている。一画素の縦×横の寸法はほぼ100×100 μ mとなっている。なお、必要により、一画素の寸法を変えることができる。図1及び図15に示すように、横方向に複数のゲートバスライン（GB）が伸び、縦方向に複数のドレインバスライン（DB）が伸びている。これらのバスラインの交点には一つのTFTと、そのTFTのソース領域と接続する画素電極（PE）が形成されている。

【0022】また、各バスラインGB、DBの端部にはそれぞれゲート端子（GT）及びドレイン端子（DT）が形成されている。さらに、コモン電極（SCB）がゲートバスライン（GB）に平行に、かつ画素電極（PE）の中央部を横切って形成され、画素電極（PE）と

接触している。

【0023】図1のTFTマトリクス装置の全体のパターンは一点鎖線で示すジグザグの境界線で仕切られている。この境界線は全体パターンのほぼ中央部に位置し、境界線の左側の部分のパターン形成領域PFR1aと右側の部分のパターン形成領域PFR1bとは別々のパターンニング工程で形成されたものである。図16の画素中のTFT部分の詳細な断面構成を図18（b）に示す。TFTは逆スタガ型となっている。

【0024】図18（b）に示すように、ガラス基板11上にゲート電極12が形成され、このゲート電極12を被覆してシリコン窒化膜からなる絶縁膜13が形成されている。さらに絶縁膜13上であってゲート電極12の上方からその両側に延在して、アモルファスシリコン（a-Si）膜からなるチャンネル層14aが形成されている。

【0025】また、ゲート電極12の上方であってチャンネル層14a上にシリコン窒化膜からなる絶縁膜15aが形成され、ゲート電極12の両側のチャンネル層14a上の絶縁膜15aにそれぞれ開口が形成されている。そ

じて、チャンネル層14aは、この開口を通してそれぞれn⁺型のa-Si膜16a及び金属膜17aの2層のソース電極20a及びn⁺型のa-Si膜16b及び金属膜17bの2層のドレイン電極20bと接触している。

【0026】ソース電極20a及びドレイン電極20bは位置合わせ精度を考慮して開口の寸法よりも大きく形成され、ゲート電極12の上方まで延在し、絶縁膜13、チャンネル層14a及び絶縁膜15aを介してゲート電極12の両端部と重なっている。更に、ソース電極20a及びドレイン電極20bは絶縁膜21で被覆され、ソース電極20aには絶縁膜21に形成された開口を介して画素電極22が接触している。

【0027】このTFTマトリクスを用いた液晶表示装置は、よく知られているように、さらに画素電極22上に配向膜23が形成される。そして、図19に示すように、このガラス基板11と、別に透明なコモン電極25及び配向膜26が形成されたガラス基板24とが液晶27を挟んで重ねられ、更に、各ガラス基板11、24の裏面に偏光板29、30が設けられる。

【0028】なお、上記では、本発明の適用例として逆スタガ型のTFTマトリクス装置について説明しているが、図21に示すスタガ型のTFTマトリクスにも適用可能である。図21において、図18（b）の符号と同じ符号で示すものは、図18（b）と同じものを示す。次に、上記TFTマトリクス装置等の製造に用いられる本発明の第1の実施の形態に係るレチクルについて説明する。

【0029】図2は第1層から第n層までの2つ一組のレチクル（11a、11b）、（12a、12b）、・・・（1na、1nb）を示す平面図である。n層のレチクル（11a、11b）、（12a、12b）、・・・（1na、1nb）によりn回のパターンニングを繰り返すことで図1のTFTマトリクスパターンが形成される。なお、上記の層は、ゲート電極、ソース/ドレイン電極及び絶縁膜の開口部等を形成する各パターンニング工程に用いられる各々の一組のレチクルのことである。

【0030】図2には第1層から第n層までのレチクルを代表して第1層目のレチクル11a、11b上の画素パターンの配置を示す。図2に示すように、第1層目の2つのレチクル11a、11bには左右2つの部分領域に分割されたパターン形成領域PFR1a、PFR1bが形成されている。なお、第1層目のレチクル11a、11b上のパターンは、実際のパターンを示したのではなく、説明を分かりやすくするために図1に合わせて第1層から第n層までのパターンが重なったと仮定した場合のパターンを示す。

【0031】第1層目の2つのレチクル11a、11bには同じ形状のパターンが縦と横に配列され、各レチクル11a、11bの境界部にパターン非形成領域である遮光領域（遮光膜）SR1a、SR1bが設けられている。遮光

領域SR1a、SR1bは横方向（行方向）で個々の画素パターン1個分の大きさを有し、縦方向（列方向）で個々の画素パターン1個分又は2個分の大きさを有する。

【0032】なお、実際には、各レチクル11a、11bのパターン形成領域PFR1a、PFR1bとレチクル11a、11bの縁部の間の1.5mm程度の帯状の領域に遮光帯が設けられているが、説明を簡単にするため省略している。このことは以降のレチクル図面においても同様である。この場合、図3（a）に示すように、被パターンニング体51上の感光性レジスト膜52の半面を遮光板53で覆って露光し、最初にレチクル11a上のパターン形成領域PFR1a内のパターンを感光性レジスト膜52に潜像として転写する。続いて、先に転写されたレチクル11aのパターンの潜像に繋ぎ合わせてレチクル11b上のパターン形成領域PFR1b内のパターンの潜像を形成する際、図3（b）に示すように、転写されたレチクル11aとレチクル11bとはそれぞれの境界端BE1a、BE1bから画素パターン1個分が相互に重なるようにする。この様にして、レチクル11aの境界部BR1aを除き、感光性レジスト膜52の残りの半面を遮光板53で覆って露光すると、先のレチクル11aの遮光領域SR1aにあたる感光性レジスト膜52の未露光領域に他のレチクル11bのパターン形成領域PFR1bが潜像として転写され、かつ先に転写されたレチクルのパターン形成領域PFR1aの潜像は他のレチクル11bの遮光領域SR1bにより覆われてそのまま残る。なお、下の説明で必要な場合以外「潜像」という語を省略する。

【0033】これによって繋ぎ合わされた全体パターンは、図1に示すように、各行毎に次のような各レチクル11a、11bに属するパターンの配列となる。即ち、上の行から順に、左3列/右3列、左3列/右3列、左4列/右2列、左4列/右2列、左3列/右3列、左4列/右2列となる。このように、繋ぎ合わされた全体パターンにおいて、各パターン形成領域PFR1a、PFR1b同士の境界線は角部が直角に曲がった凸凹した線になる。しかも、列方向の凸部及び凹部LR1～LR4の幅は200μm以下、即ち、肉眼によるパターン解像度以下となっている。ここで、パターン解像度とはパターンの輪郭が肉眼により明確に認識できるパターンの大きさをいう。

【0034】なお、上記では縦方向に分割されているが、横方向に分割されてもよい。この場合も、各パターン形成領域同士の境界線が角部で直角に曲がった凸凹した線になるように、各レチクルの境界部にパターン非形成領域である遮光領域を設けるようにする。上記のように各パターン形成領域PFR1a、PFR1b同士の境界線が凸凹した線になる場合について、レチクル上での他のパターン配置例のうち第2の実施の形態を図4に示し、第3の実施の形態を図5に示す。

【0035】図4は任意の層のレチクル上のパターンを

示したものであり、このレチクルも、図2と同じように、左右に2分割されている。分割された各レチクル2a、2bの境界部BR2a、BR2bにパターン形成領域PFR2a、PFR2bとパターン非形成領域（遮光領域SR2a、SR2b）が縦方向に交互に並ぶように配置されている。この場合は図2と異なり、レチクル2bを先に転写されたレチクル2aと各レチクル2a、2bの境界端から個々の画素パターン3個分だけ相互に重ね合わせて転写したとき、先に転写されたレチクル2aのパターン形成領域PFR2aはレチクル2bの遮光領域SR2bにより覆われてそのまま残り、先に転写されたレチクル2aの遮光領域SR2aにレチクル2bのパターン形成領域PFR2bが転写される。

【0036】この様にして作成された全体パターンでは、各行毎の各レチクルに属するパターンの配列は、上の行から順に、左1列/右5列、左1列/右5列、左3列/右3列、左3列/右3列、左2列/右4列、左4列/右2列となる。また、図5は任意の層の4枚一組のレチクル3a～3d上のパターンを示したものであり、全体のパターンは左上と右下に4分割されている。各レチクル3a～3dの縦方向の境界部で列方向に、横方向の境界部で行方向に、それぞれパターン形成領域PFR3a～PFR3dと遮光領域SR3a～SR3dとが交互に並ぶように配置されている。

【0037】この場合、各レチクル3a～3dをそれらの境界端から個々の画素パターン1個分だけ相互に重ねる。即ち、領域LR4とLR5、領域VR4とVR5とを相互に重ねると、各レチクル3a～3dに属するパターンの配列は、上の行から順に、左上3列/右上3列、左上4列/右上2列、左上3列/右上3列、（左下1列—左上1列—左下1列）/（右下1列—右上1列—右下1列）、左下4列/右下2列、左下3列/右下3列となる。

【0038】次に、図17（a）～（d）、図18（a）、（b）を参照しながら図2のレチクルを用いたTFTマトリクス装置の製造方法及び液晶表示装置の製造方法について説明する。図17（a）～（d）、図18（a）、（b）はTFTマトリクス装置の製造工程を示す断面図であり、図16のI—I線断面の箇所を製造工程にしたがって示したものである。なお、図17（a）～（d）、図18（a）、（b）では、2分割されたレチクルのうち一方のレチクルを用いたパターンニング工程しか表していないが、他方も図17（a）～（d）、図18（a）、（b）と同じなので図面を省略する。

【0039】まず、図17（a）に示すように、ガラス基板11上に高融点金属膜を形成する。続いて、不図示のレジスト膜を形成した後、第1層目のパターンが形成された図2のレチクル11aを用いて露光し、レジスト膜にパターンを転写する。続いて、レチクル11aと組

13

となっている他のレチクル11bを用いて先に転写されたレチクル11aとレチクル11bとをそれらの境界端から画素パターン1個分だけ相互に重なるように位置合わせし、露光する。

【0040】次いで、レジスト膜を現像して、レジストマスクを形成する。このレジストマスクに従って、高融点金属膜をエッチングしてゲート電極12を形成する。次に、ゲート電極12を被覆してシリコン窒化膜13とa-Si膜14とシリコン窒化膜15とを順に形成した後、図17(b)に示すように、図2のレチクルのうち第2層目のレチクル12a、12bを用いたホトリソグラフィ技術により図17(a)と同様にしてレジストマスクを形成する。続いて、レジストマスクに従ってドライエッチング技術により最上層のシリコン窒化膜15をエッチングし、シリコン窒化膜15aをゲート絶縁膜の上方に残す。

【0041】次いで、図17(c)に示すように、シリコン窒化膜15aとシリコン窒化膜15aから露出したa-Si膜14上にn⁺型a-Si膜16及び金属膜17を順に形成する。なお、ガラス基板11、ゲート電極12、シリコン窒化膜13、a-Si膜14、シリコン窒化膜15a及びn⁺型a-Si膜16の組、又はこれらと金属膜17の組が基板101aを構成する。

【0042】次に、図17(d)に示すように、レジスト膜18を形成した後、第3層目のレチクル19を用いて図17(a)と同様にして露光し、現像して、図18(a)に示すように、ソース/ドレイン電極を形成すべき領域にレジストマスク18aを形成する。このとき、ソース/ドレイン電極を形成すべき領域は位置合わせ精度を考慮してシリコン窒化膜15aの両側のコンタクトホール寸法よりも大きくとられ、ゲート電極12の上方まで延在させる。その結果、形成されるソース/ドレイン電極はゲート電極12の両端部と重なることになる。

【0043】次いで、図18(a)に示すように、このレジストマスク18aに従って、金属膜17、n⁺型a-Si膜16及びa-Si膜14を順にエッチングする。これにより、a-Si膜からなるチャネル層14aとこのチャネル層14aと接触するソース電極20a及びドレイン電極20bとを形成する。ここで、ソース電極20aは金属膜17a及びn⁺型a-Si膜16aの2層からなり、ドレイン電極20bは金属膜17b及びn⁺型a-Si膜16bの2層からなる。

【0044】次に、図18(b)に示すように、表面を被覆してシリコン窒化膜21を形成すると、TFTマトリクス装置が完成する。TFTマトリクス型液晶表示装置を作成する場合には、その後、ソース電極20a上のシリコン窒化膜21に開口部を形成する。続いて、ITO膜を形成した後、第4層目のレチクルを用いたホトリソグラフィ技術により、図17(a)と同様にしてレジ

14

ストマスクを形成する。続いて、そのレジストマスクを用いたドライエッチング技術によりITO膜をエッチングし、画素電極22を形成する。さらに画素電極22上に配向膜23を形成する。

【0045】そして、図19に示すように、別のガラス基板24上に透明なコモン電極25と配向膜26とを形成する。更に、このガラス基板24と上記ガラス基板11とを重ねてその間に隙間を形成し、その隙間に液晶27を注入する。なお、必要により、コモン電極25と配向膜26との間にカラーフィルタ28を介在させることも可能である。

【0046】更に、各ガラス基板11、24の裏面に偏光板29、30を設けると、TFTマトリクス型液晶表示装置が完成する。なお、上記の工程のうち図17

(c)～図18(a)で説明した工程の代わりに、図20(a)、(b)に示すリフトオフ法を用いた工程により、ソース/ドレイン電極を形成することも可能である。なお、この場合、図17(b)に示すものが基板101bを構成する。

【0047】即ち、図17(b)の工程の後、図20(a)に示すように、レジスト膜18を形成する。次いで、第3層目のレチクル19を用いて露光し、現像して、ソース/ドレイン電極を形成すべき領域に開口部を有するレジストマスク18a、18bを形成する。次に、図20(b)に示すように、このレジストマスク18a、18bの上から、n⁺型a-Si膜16及び金属膜17を順に形成する。続いて、レジストマスク18aを除去すると、リフトオフによりレジストマスク18a、18b上のn⁺型a-Si膜16及び金属膜17がレジストマスク18a、18bと一緒に除去されて、a-Si膜からなるチャネル層14aとこのチャネル層14aと接触するソース電極20a及びドレイン電極20bとが形成される。

【0048】以上のように、上記実施の形態に係る図2、図4、図5に示すレチクルにおいては、2つ或いは4つのレチクルの境界部(BR1a、BR1b)、(BR2a、BR2b)、(BR3a～BR3d)において遮光領域(SR1a、SR1b)、(SR2a、SR2b)、(SR3a～SR3d)とパターン形成領域(PFR1a、PFR1b)、(PFR2a、PFR2b)、(PFR3a～PFR3d)が相補うように縦方向又は横方向のいずれかに交互に並んでいる。従って、境界部を重ねて転写し、パターン形成領域同士をつなぎ合わせたとき、繋ぎ合わされた全体パターンは異なるパターン形成領域同士の境界線が凸凹した線になる。

【0049】すなわち、これらのレチクルを用いてパターンを繋ぎ合わせて、本発明の実施の形態に係るTFTマトリクス装置の全体パターンを形成した場合、図1に示すように、各パターン形成領域同士の境界線は凸凹に入り組んで、一直線上に並ばなくなる。従って、上記TFTマトリクス装置を本発明の実施の形態に係るTFT

マトリクス型液晶表示装置に適用した場合、図24

(a), (b)に示すように各パターン形成領域を転写する際に位置合わせがずれて各パターン形成領域でCgsが異なったときでも、各パターン形成領域同士の境界部では、Cgsの差による輝度差のある部分が一直線上に並ばなくなる。このため、液晶装置の画面上で人間の目には表示ムラが認識されなくなり、結果的に、液晶装置の表示ムラを防止することができる。

【0050】特に、レチクル上の個々の遮光領域の大きさ、或いはTFTマトリクス装置の各パターン形成領域の境界線の個々の凸部及び凹部のうち少なくともいずれかの大きさが肉眼によるパターン解像度以下となっている場合には、更に効果的に人間の目に表示ムラが認識されなくなる。すなわち、例えば図1に示すように、異なるレチクル11a, 11bに属するパターン形成領域PFR1a, PFR1bの境界線が凸凹しているため、図1に示すように一つのレチクル11aのパターン形成領域PFR1aの間に他のレチクル11bのパターン形成領域PFR1bが介在する。この場合、各パターン形成領域PFR1a, PFR1bのうち少なくともいずれかの大きさは肉眼によるパターン解像度以下になることから、人間の目には異なるパターン形成領域PFR1a, PFR1b同士の境界がぼけて見える。このため、その合成パターンを液晶表示装置のTFTマトリクス装置部分に適用した場合、異なるパターン形成領域PFR1a, PFR1b間に輝度差が生じて、それらの間の明確な境界を認識することはできなくなる。

【0051】(2)第4の実施の形態

図6は、本発明の第4の実施の形態に係るTFTマトリクス装置について示す平面図である。図7は図6の全体のTFTマトリクスパターンを左右2つに分割し、パターン形成領域PFR4a, PFR4bを分担して形成した2枚一組のレチクル4a, 4bを示す平面図である。

【0052】これらのレチクル4a, 4bは、図6の全体のTFTマトリクスパターンを形成するための複数層の組レチクルのうち任意の層の一組を示す。なお、レチクル4a, 4b上のパターンは、実際のパターンを示したのではなく、説明を分かりやすくするために図6に合わせて複数層のパターンが重なったと仮定した場合のパターンを示す。

【0053】図6及び図7とも説明のため一つのTFTを含む画素数を簡略化しており、画素は縦12行×横12行のマトリクス状に配置されている。一画素の寸法は、必要とされる全体の表示領域の大きさと全体の画素数、及びパターンニング精度等により決まるが、ここではほぼ縦100×横100 μ mとしている。なお、一画素の寸法は、必要によりさらに小さくすることが可能である。

【0054】第4の実施の形態において、第1～第3の実施の形態と異なるところは、図7に示すように、個々の画素パターンの3個分が各レチクル4a, 4bの境界

部BR4a, BR4bとなっており、遮光領域SR4a, SR4bとパターン形成領域PFR4a, PFR4bとが縦方向及び横方向に交互に並んでいることである。即ち、横方向では遮光領域-パターン形成領域-遮光領域、又はパターン形成領域-遮光領域-パターン形成領域というように、また縦方向では遮光領域-パターン形成領域-遮光領域-パターン形成領域・・・、又はパターン形成領域-遮光領域-パターン形成領域-遮光領域・・・のようにである。遮光領域とパターン形成領域PFR4a, PFR4bの大きさはそれぞれ個々の画素パターンの1個分に相当する。

【0055】全体パターンを形成するために、先にレジスト膜に転写されたレチクル4aの境界部BR4aに他のレチクル4bの境界部BR4bを重ね合わせるとき、レチクル4aの遮蔽領域SR4aに相当する未露光領域に他のレチクル4bのパターン形成領域PFR4bが転写され、かつレチクル4aのパターン形成領域PFR4aは他のレチクル4bの遮蔽領域SR4bによって覆われる。従って、境界部BR4aを除き、先に転写されたパターン形成領域PFR4aを覆って露光し、レチクル4bのパターン形成領域PFR4bを潜像としてレジスト膜に転写して現像すると、個々の画素パターンが連続して縦方向及び横方向に並んだ一つの層の全体パターンが得られる。ここで、レチクル4aの境界部BR4aと他のレチクル4bの境界部BR4bとが重なった部分を緊ぎ合わせ部JT4という。

【0056】その後、全ての層について上記と同様にパターンニングすると、図6に示すような、全体のTFTマトリクスパターンが得られる。上記のようにして形成された全体のTFTマトリクスパターンでは、つなぎ合わせ部JT4において異なるパターン形成領域PFR4a, PFR4b同士が縦方向及び横方向に交互に並んで入り混じっている。

【0057】従って、上記TFTマトリクス装置を本発明の実施の形態に係るTFTマトリクス型液晶表示装置に適用した場合、各パターン形成領域PFR4a, PFR4bを転写する際に位置合わせがずれたときでも、緊ぎ合わせ部JT4では、Cgsの差による輝度差の異なる領域が入り混じるため、輝度差の中間の輝度となり、一の輝度から他の輝度に序々に変化するように見える。このため、液晶装置の画面上で人間の目には表示ムラが認識されなくなり、結果的に、液晶表示装置の表示ムラを抑制することができる。

【0058】特に、レチクル4a, 4b上の個々の遮光領域SR4a, SR4bの大きさ、或いはTFTマトリクス装置の緊ぎ合わせ部JT4において異なるレチクル4a, 4bに属するパターン形成領域PFR4a, PFR4bのうち少なくともいずれかの大きさが肉眼によるパターン解像度以下となっている場合には、更に効果的に人間の目に表示ムラが認識されなくなる。

【0059】すなわち、図6に示すようにレチクル4aのパターン形成領域PFR4aと他のレチクル4bのパター

ン形成領域PFR4bが入り混じっている場合、パターン形成領域PFR4a、PFR4bのうち少なくともいずれかの大きさは肉眼によるパターン解像度以下になることから、人間の目にはパターン形成領域PFR4aとパターン形成領域PFR4bの境界がぼけて見える。このため、つなぎ合わされた全体のTFTマトリクスパターンを液晶表示装置のTFTマトリクス装置部分に適用した場合、異なるパターン形成領域PFR4a、PFR4b間に輝度差が生じて、それらの間の明確な境界を認識することはできなくなる。

【0060】(3) 第5の実施の形態

図8は、本発明の実施の形態に係るTFTマトリクス装置について示す平面図である。図9は図8の全体のTFTマトリクスパターンを4分割した4つのレチクル5a～5dを示す平面図である。全体のTFTマトリクスパターンは左上、左下、右上、右下のパターン形成領域PFR5a～PFR5dに分割されている。これらのレチクル5a～5dは、図8の全体のTFTマトリクスパターンを形成するための複数層のレチクルのうち任意の層の一組を示す。なお、レチクル5a～5d上のパターンは、実際のパターンを示したのではなく、説明を分かりやすくするために図8に合わせて複数層のパターンが重なったと仮定した場合のパターンを示す。

【0061】図8及び図9とも説明のため一つのTFTを含む画素数を簡略化しており、画素は縦20行×横24行のマトリクス状に配置されている。一画素の寸法はほぼ縦50×横50 μ mとなっている。この場合も、第4の実施の形態と同じように、各レチクル5a～5dの境界端から画素パターンの3個分の範囲がレチクル5a～5dの境界部BR5a～BR5dとなっている。その境界部BR5a～BR5dにおいて遮光領域SR5a～SR5dとパターン形成領域PFR5a～PFR5dとが縦方向及び横方向に交互に並んでいる。但し、第5の実施の形態の場合、4つのレチクル5a～5dが重なる中央部分では、4つのレチクル5a～5dのうち1枚にパターン形成領域PFR5a～PFR5dのいずれかを形成し、他の3枚に遮光領域SR5a～SR5dのいずれかを形成することになるので、上記のパターン形成領域と遮光領域の並びの規則性は崩れている。

【0062】また、境界部BR5a～BR5bの遮光領域SR5a～SR5dとパターン形成領域PFR5a～PFR5dの大きさはそれぞれ個々の画素パターンの1個分に相当している。上記のレチクル5a～5dを用いて全体のTFTマトリクスパターンを形成する場合、レチクル5a～5d毎に露光していく。例えば、まず他の部分を遮光し、レチクル5aを通してレジスト膜を露光し、パターン形成領域PFR5aをレジスト膜に転写する。レチクル5aは右及び下に2つの境界部BR5aを有する。

【0063】次いで、レチクル5bの上及び右2つの境界部BR5bのうち上の方の境界部BR5bを先に転写されているレチクル5aの下の方の境界部BR5aに重ねる。このとき、レチクル5aの遮蔽領域SR5aにあたる未露光領域に

他のレチクル5bのパターン形成領域PFR5bが重なり、かつレチクル5aのパターン形成領域PFR5aには他のレチクル5bの遮蔽領域SR5bが重なる。続いて、他の部分を遮光し、レチクル5bを通して露光し、パターン形成領域PFR5bをレジスト膜に転写すると、パターン形成領域PFR5aとPFR5bがつなぎ合わされ、画素パターンが連続して並ぶ。

【0064】次に、レチクル5cの下及び左2つの境界部BR5cのうち左の方の境界部BR5cを先に転写されているレチクル5aの右の方の境界部BR5aに重ねる。このとき、レチクル5aの遮蔽領域SR5aにあたる未露光領域に他のレチクル5cのパターン形成領域PFR5cが重なり、かつレチクル5aのパターン形成領域PFR5aには他のレチクル5cの遮蔽領域SR5cが重なる。続いて、他の部分を遮光し、レチクル5cを通して露光し、パターン形成領域PFR5cをレジスト膜に転写すると、パターン形成領域PFR5a、PFR5b、PFR5cがつなぎ合わされ、画素パターンが連続して並ぶ。

【0065】最後に、レチクル5dの上及び左2つの境界部BR5dのうち上の方の境界部BR5dを先に転写されているレチクル5cの下の方の境界部BR5cに重ね、かつレチクル5dの左の方の境界部BR5dを先に転写されているレチクル5bの右の方の境界部BR5bに重ねる。このとき、レチクル5c及び5bの遮蔽領域SR5c、SR5bにあたる未露光領域に他のレチクル5dのパターン形成領域PFR5dが重なり、かつレチクル5c及び5bのパターン形成領域PFR5c、PFR5bには他のレチクル5dの遮蔽領域SR5dが重なる。続いて、他の部分を遮光し、レチクル5dを通して露光して、パターン形成領域PFR5dをレジスト膜に転写すると、全てのパターン形成領域PFR5a、PFR5b、PFR5c、PFR5dがつなぎ合わされ、個々のパターンが連続して縦方向及び横方向に並んだ一つの層の全体パターンが得られる。

【0066】その後、全ての層について上記と同様にパターンニングすると、図8に示すような、全体のTFTマトリクスパターンが得られる。以上のように、第5の実施の形態によれば、全体のTFTマトリクスパターンはレチクルの境界部BR5a～BR5dにおいて異なるパターン形成領域PFR5a～PFR5d同士が縦方向及び横方向に交互に並んでいる。

【0067】従って、上記TFTマトリクス装置を本発明の実施の形態に係るTFTマトリクス型液晶表示装置に適用した場合、各パターン形成領域PFR5a、PFR5b、PFR5c、PFR5dを転写する際に位置合わせがずれて各パターン形成領域PFR5a、PFR5b、PFR5c、PFR5dでCgsが異なったときでも、繋ぎ合わせ部JT5では、Cgsの差による輝度差のある部分が入り混じってくる。このため、液晶装置の画面上で人間の目には表示ムラが認識されなくなる。

【0068】特に、レチクル5a～5d上の個々の遮光

19

領域SR5a~SR5dの大きさ、或いはTFTマトリクス装置の繋ぎ合わせ部JT5において異なるレチクル5a~5dに属するパターン形成領域PFR5a, PFR5b, PFR5c, PFR5dのうち少なくともいずれかの大きさが肉眼によるパターン解像度以下となっている場合には、第1乃至第4の実施の形態と同じように、更に効果的に人間の目に表示ムラが認識されなくなる。

【0069】(4) 第6の実施の形態

図10は、本発明の第6の実施の形態に係るTFTマトリクス装置について示す平面図である。全体のTFTマトリクスパターンを8つの部分領域に分割している。即ち、右方向に4つのパターン形成領域PFR6a, PFR6b, PFR6c, PFR6dを順次つなぎ合わせ、かつこれらの横方向の4つに対してそれぞれ4つのパターン形成領域PFR6e, PFR6f, PFR6g, PFR6hを縦方向に1つずつつなぎ合わせるとともに、横方向の相互間もつなぎ合わせる。

【0070】この場合も、レチクルの境界部においてパターン形成領域と遮光領域の配置は、上記第1~第5の実施の形態のような配置を適用することができる。なお、中央部のパターン形成領域PFR6b, PFR6c, PFR6f, PFR6gはともに境界部が3つ生じ、これらが関係しているつなぎ合わせの組み合わせは、(PFR6a, PFR6b, PFR6e, PFR6f), (PFR6b, PFR6c, PFR6f, PFR6g), (PFR6c, PFR6d, PFR6g, PFR6h)であり、それらのつなぎ合わせ部JT6におけるレチクルの重ね合わせ枚数は4枚となる。4枚の重ね合わせ部分では、図9と同じように、パターン形成領域と遮光領域の交互の配置が崩れる。

【0071】上記の全体のTFTマトリクスパターンによれば、上記第1~第5の実施の形態と同じように、繋ぎ合わせ部JT6では、Cgsの差による輝度差のある部分が一直線上に並ばなくなるため、或いは入り混じってくるため、液晶装置の画面上で人間の目に表示ムラが認識されなくなる。なお、両端のパターン形成領域PFR6aとPFR6d、PFR6eとPFR6hは幅が狭いので、実用上、2つずつ、例えばPFR6aとPFR6d、PFR6eとPFR6hを一つのレチクル上に形成することが好ましい。この場合、各パターン形成領域PFR6a又はPFR6d、PFR6e又はPFR6hを転写する場合、転写しない方のパターン形成領域PFR6d又はPFR6a、PFR6h又はPFR6eを遮光しておくことになる。

【0072】(5) 第7の実施の形態

図11は、全体のTFTマトリクスパターンを左右2つの部分領域に分割して層毎に形成された2つのレチクルの組のうち任意の層の一組のレチクル7a, 7bを示す平面図である。この場合も、レチクル7a, 7b上のパターンは、実際のパターンを示したのではなく、説明を分かりやすくするために複数層のパターンが重なったと仮定した場合のパターンを示す。上記は以下の第8から第10の実施の形態についても同様である。

20

【0073】両レチクル7a, 7bのm行目からm+2行目までの3行を抜き出している。また、全体のTFTマトリクスパターンのうちn-p列目からn列目までがつなぎ合わせ部となっており、各レチクル7a, 7bの境界部BR7a, BR7bに相当する。pは2以上の数を表す。第4の実施の形態と同様に、各レチクル7a, 7bの境界部BR7a, BR7bでそれぞれ、個々の画素パターン1個分に相当する遮光領域SR7a, SR7bとパターン形成領域PFR7a, PFR7bとが縦方向及び横方向に交互に配列されているが、第4の実施の形態と異なり、画素パターンの2個分又は4個分以上が境界部BR7a, BR7bとなっている。

【0074】この様に、境界部の大きさは、一つのレチクルとすることが可能な大きさの範囲内で任意に設定可能であり、その境界部に含まれる画素パターンの数も上記制限の範囲内で任意に選択することができる。

(6) 第8の実施の形態

図12は、一つの層の全体のTFTマトリクスパターンを左右2つの部分領域に分割して作成された2つのレチクル8a, 8bを示す平面図である。

【0075】両レチクル8a, 8bのm行目からm+2行目までの3行を抜き出している。また、全体のTFTマトリクスパターンのうちn-p列目からn列目までがつなぎ合わせ部となっており、各レチクル8a, 8bの境界部BR8a, BR8bに相当する。pは4以上の数を表す。遮光領域SR8a, SR8bとパターン形成領域PFR8a, PFR8bとが縦方向及び横方向に交互に配列されていること、及び境界部BR8a, BR8bの大きさを任意に設定していることは第4の実施の形態と同じであるが、第4の実施の形態と異なり、連続する遮光領域SR8a, SR8bとパターン形成領域PFR8a, PFR8bとはともに個々の画素パターン2個分に相当している。

【0076】このように、連続する遮光領域SR8a, SR8bとパターン形成領域PFR8a, PFR8bの大きさを任意に選択することが可能である。

(7) 第9の実施の形態

図13は、全体のTFTマトリクスパターンを左右2つの部分領域に分割して作成された2つのレチクル9a, 9bを示す平面図である。

【0077】両レチクル9a, 9bのm行目からm+2行目までの3行を抜き出している。また、全体パターンのうちn-p列目からn列目までがつなぎ合わせ部となっており、各レチクル9a, 9bの境界部BR9a, BR9bに相当する。第9の実施の形態では、図12に示すように、第8の実施の形態と同様に、遮光領域SR9a, SR9bとパターン形成領域PFR9a, PFR9bとはともに個々の画素パターン2個分に相当し、遮光領域SR9a, SR9bとパターン形成領域PFR9a, PFR9bとが縦方向及び横方向に交互に配列されているが、第8の実施の形態の配列に対して上部の配列全体を画素パターン1個分右方向にずらし、下部の配列全体を画素パターン1個分左方向にずらして

いる。即ち、図13に示すように、遮光領域SR9a、SR9bとパターン形成領域PFR9a、PFR9bとがそれぞれ斜め方向で連続するように配列されている。

【0078】(8)第10の実施の形態

図14は、全体のTFTマトリクスパターンを左右2つの部分領域に分割して作成された2つのレチクル10a、10bを示す平面図である。両レチクル10a、10bのm行目からm+2行目までの3行を抜き出している。また、全体のTFTマトリクスパターンのうちn-p列目からn列目までが各レチクル10a、10bの境界部BR10a、BR10bとなっており、境界部BR10a、BR10b同士を重ね合わせてパターン転写したとき、その重ね合わせ部分がつなぎ合わせ部分となる。

【0079】上記の実施の形態と同様に、遮光領域SR10a、SR10bとパターン形成領域PFR10a、PFR10bとが縦方向及び横方向に交互に配列されているが、上記の実施の形態と異なり、一つの行内で連続する遮光領域SR10a、SR10b及びパターン形成領域PFR10a、PFR10bの大きさが変化していることである。第10の実施の形態の場合、境界部BR10a、BR10bでの遮光領域SR10a、SR10b及びパターン形成領域PFR10a、PFR10bの大きさを、レチクル10a、10bの境界端での画素パターンp/2個分から次第に減少させ、さらに途中から増大させてn列目で画素パターンp/2個分となるようにしている。

【0080】つなぎ合わせ部分をこのような並びとすることで、パターンずれがあったとしても、輝度変化が見かけ上連続的に変化し、より自然に見えるようになる。以上のように、第7～第10の実施の形態によれば、レチクルの境界部を重ねて形成された繋ぎ合わせ部では、異なるパターン形成領域が入り混じって並び、異なるパターン形成領域の境界が不明瞭になる。従って、異なるパターン形成領域の間でCgsの差による輝度差があったとしても、輝度差のある部分の境界が不明瞭になるため、液晶装置の画面上で人間の目に表示ムラが認識されなくなる。

【0081】特に、第7～第10の実施の形態の場合も、境界部における遮光領域とパターン形成領域のうち少なくともいずれかの大きさを肉眼によるパターン解像度以下であるようにすること、例えば、200μm以下とすることが好ましい。

【0082】

【発明の効果】以上のように、本発明においては、繋ぎ合わせ部(第3の領域)において第1のパターンが並ぶべき所に予め一つの露光マスクにより未露光領域を形成しておき、後からそこに他の露光マスクにより第1のパターンの潜像を形成し、その後現像してパターンを形成している。

【0083】これにより、パターンの繋ぎ合わせ部において規則性を崩さずに、異なる露光マスクに係るパターン同士の境界線を凸凹させて、或いは異なる露光マスク

に係るパターンを入り混じって並ばせることができる。従って、そのTFTマトリクス装置を液晶表示装置に適用した場合、各露光マスクに係るパターンを感光性レジスト膜に転写する際に位置合わせがずれて異なる露光マスクに係るパターン形成領域でCgsが異なったときでも、各パターン形成領域同士の境界部では、Cgsの差による輝度差のある部分が一直線上に並ばず、或いはその境界が不明瞭になる。このため、人間の目には表示ムラが認識されなくなり、結果的に液晶表示装置の表示ムラを抑制することができる。

【0084】特に、TFTマトリクス装置の繋ぎ合わせ部分において、異なるパターン形成領域の大きさが肉眼によるパターン解像度以下となっている場合には、更に効果的に人間の目に表示ムラが認識されなくなる。

【図面の簡単な説明】

【図1】図1は、本発明の第1～第3の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分について示す平面図である。

【図2】図2は、本発明の第1の実施の形態に係るレチクルについて示す平面図である。

【図3】図3は、本発明の第1の実施の形態に係るレチクルを用いた露光方法について示す断面図である。

【図4】図4は、本発明の第2の実施の形態に係るレチクルについて示す平面図である。

【図5】図5は、本発明の第3の実施の形態に係るレチクルについて示す平面図である。

【図6】図6は、本発明の第4の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分について示す平面図である。

【図7】図7は、本発明の第4の実施の形態に係るレチクルについて示す平面図である。

【図8】図8は、本発明の第5の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分について示す平面図である。

【図9】図9は、本発明の第5の実施の形態に係るレチクルについて示す平面図である。

【図10】図10は、本発明の第6の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分について示す平面図である。

【図11】図11は、本発明の第7の実施の形態に係るレチクルについて示す平面図である。

【図12】図12は、本発明の第8の実施の形態に係るレチクルについて示す平面図である。

【図13】図13は、本発明の第9の実施の形態に係るレチクルについて示す平面図である。

【図14】図14は、本発明の第10の実施の形態に係るレチクルについて示す平面図である。

【図15】図15は、本発明の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分の拡大平面図である。

【図16】図16は、本発明の実施の形態に係るTFTマトリクス装置を用いた液晶表示装置の一画素を示す拡大平面図である。

【図17】図17(a)～(d)は、本発明の実施の形態に係るTFTマトリクス装置の製造方法及びこれを用いた液晶表示装置の部分の製造方法について示す断面図(その1)である。

【図18】図18(a), (b)は、本発明の実施の形態に係るTFTマトリクス装置及びこれを用いた液晶表示装置の部分の製造方法について示す断面図(その2)である。

【図19】図19は、本発明の実施の形態に係るTFTマトリクス装置を用いた液晶表示装置を示す断面図である。

【図20】図20(a), (b)は、本発明の実施の形態に係るTFTマトリクス装置の他の製造方法について示す断面図である。

【図21】図21は、本発明の実施の形態に係る、スタガ型のTFTマトリクス装置及びこれを用いた液晶表示装置の部分を示す断面図である。

【図22】図22は、従来例に係るTFTマトリクス装置及び液晶表示装置について示す断面図である。

【図23】図23は、従来例に係るレチクルについて示す平面図である。

【図24】図24(a), (b)は、一般的なTFTマトリクス装置及び液晶表示装置の製造方法について示す断面図である。

【図25】図25(a)は、従来例の問題点について説明するTFTマトリクスを有する液晶表示装置の等価回路図であり、図25(b)は液晶表示装置の動作のタイミングチャートである。

【図26】図26は、従来例の問題点について説明するソース電圧(印加電圧)と液晶の透過率との関係を示す特性図である。

【符号の説明】

11, 51 ガラス基板、

12 ゲート電極、

13, 15, 15a, 21 絶縁膜、

14 a-Si膜、

14a チャンネル層、

16, 16a n⁺型a-Si膜、

17, 17a 金属膜、

18, 52 レジスト膜(感光性レジスト膜)、

18a レジストマスク、

19 レチクル、

10 20a ソース電極、

20b ドレイン電極、

22 画素電極、

51, 101a, 101b 基板、

53 遮光板、

BE1a, BE1b 境界端、

BR1a, BR1b, BR2a, BR2b, BR3a～BR3d, BR4a, BR4b, BR5a～BR5d, BR6a～BR6h, BR7a, BR7b, BR8a, BR8b, BR9a, BR9b, BR10a, BR10b 境界部、

DB ドレインバスライン、

20 DT ドレイン端子、

GB ゲートバスライン、

GT ゲート端子、

JT1～JT6 つなぎ合わせ部、

LR1～LR7 列方向の凸部及び凹部領域、

VR1～VR7 行方向の凸部及び凹部領域、

PE 画素電極、

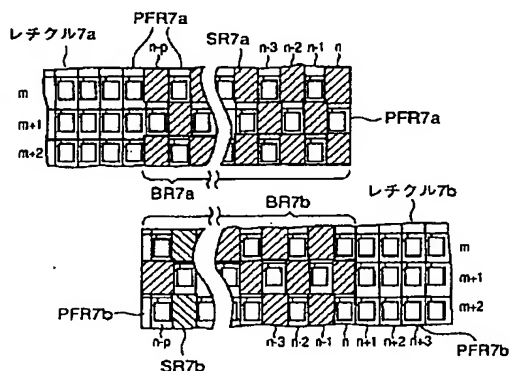
PFR1a, PFR1b, PFR2a, PFR2b, PFR3a～PFR3d, PFR4a, PFR4b, PFR5a～PFR5d, PFR6a～PFR6h, PFR7a, PFR7b, PFR8a, PFR8b, PFR9a, PFR9b, PFR10a, PFR10b パターン形成領域、

30 SB ソースバスライン、

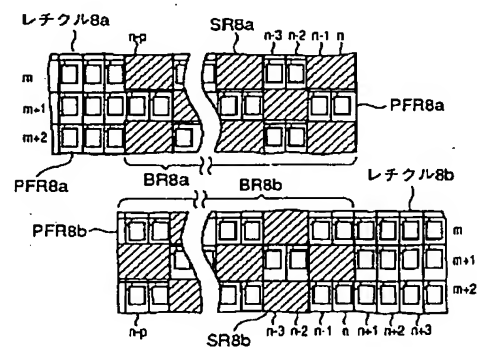
SCB コモン電極、

SR1a, SR1b, SR2a, SR2b, SR3a～SR3d, SR4a, SR4b, SR5a～SR5d, SR6a～SR6h, SR7a, SR7b, SR8a, SR8b, SR9a, SR9b, SR10a, SR10b 遮光領域。

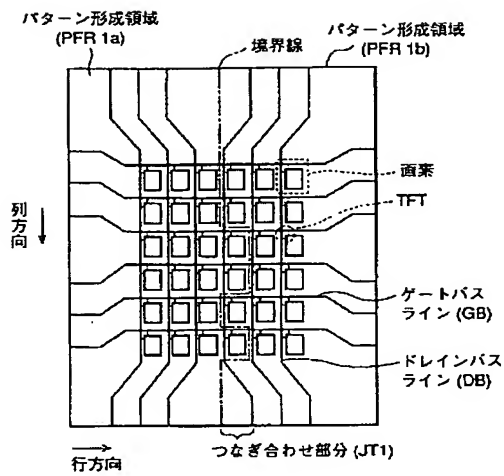
【図11】



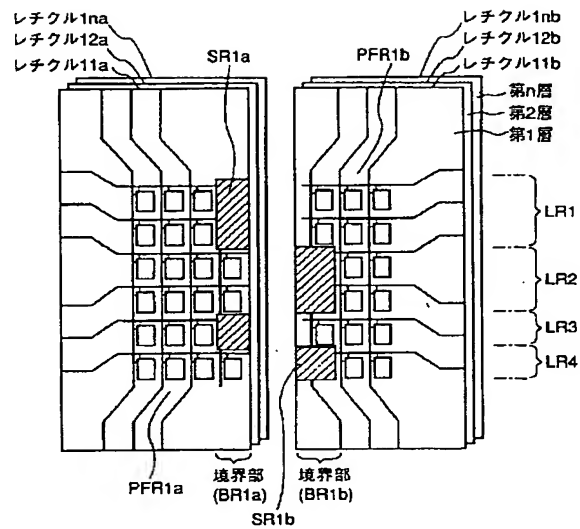
【図12】



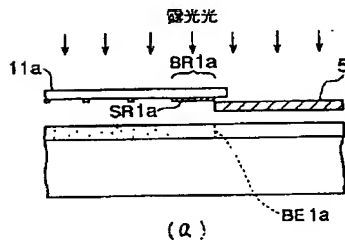
【図1】



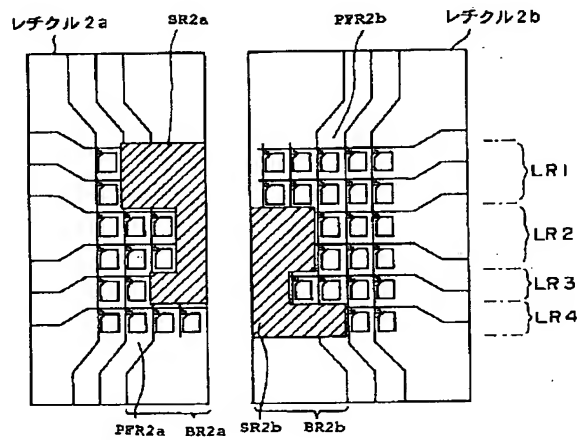
【図2】



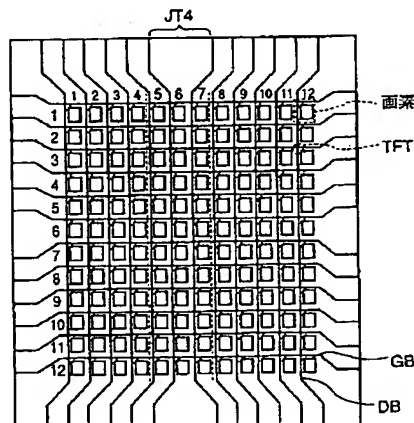
【図3】



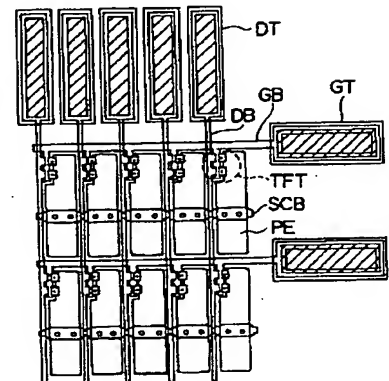
【図4】



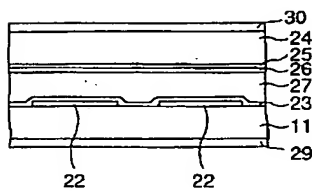
【図6】



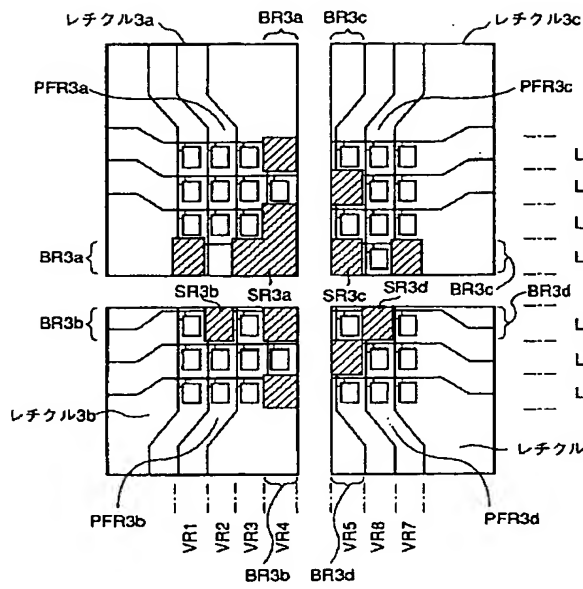
【図15】



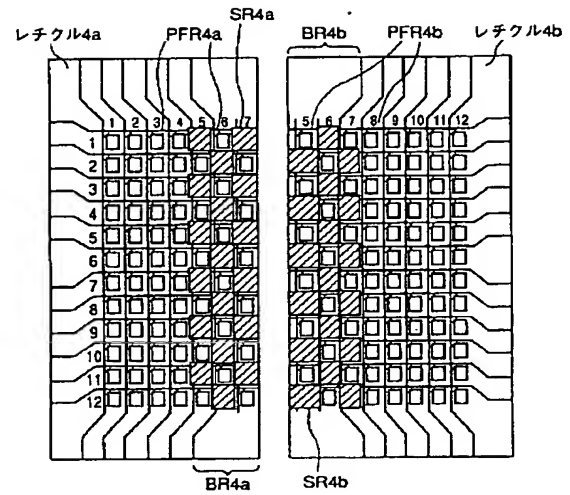
【図19】



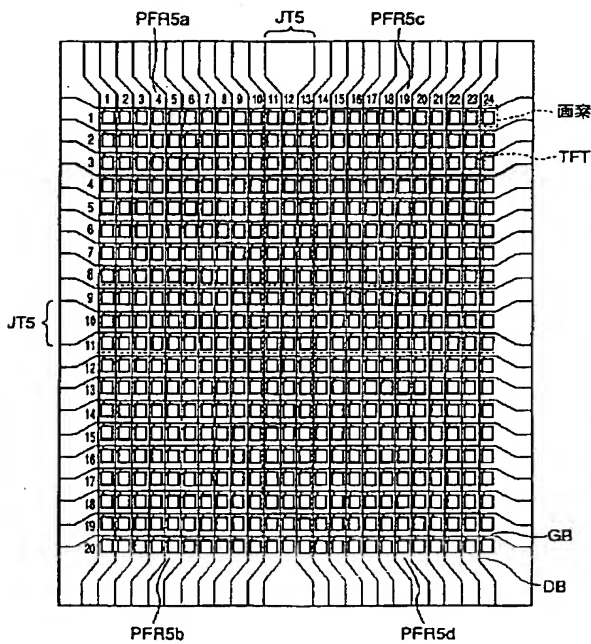
【図5】



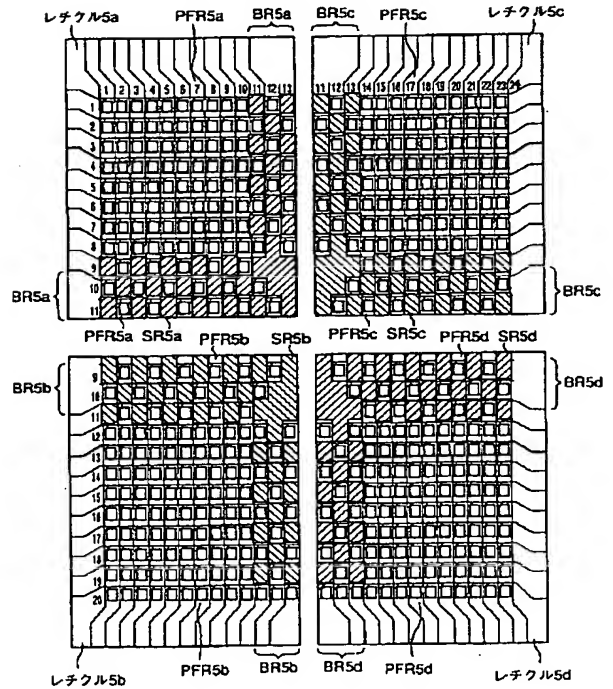
【図7】



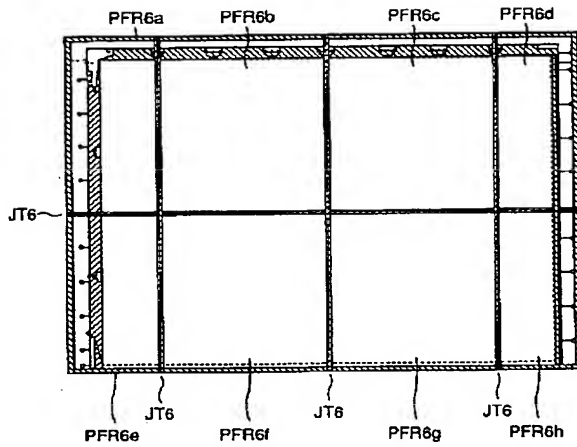
【図8】



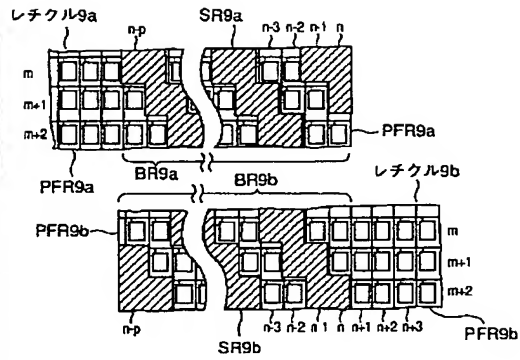
【図9】



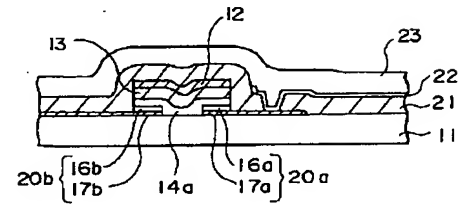
【図10】



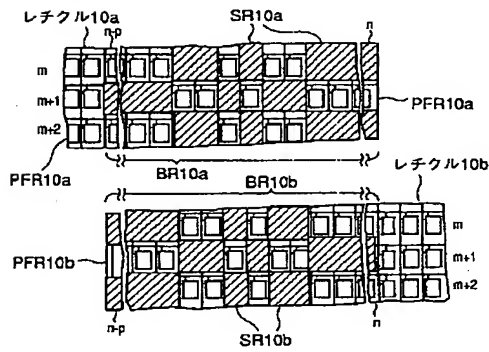
【図13】



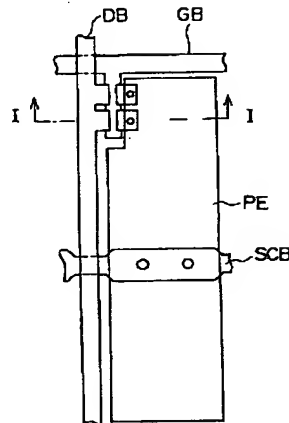
【図21】



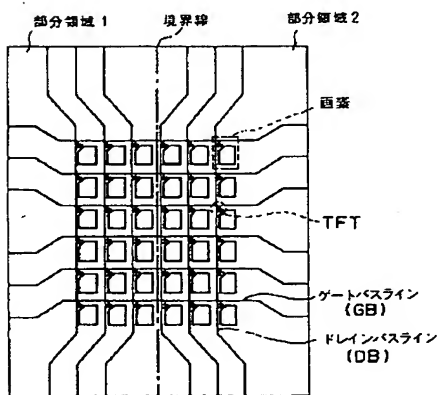
【図14】



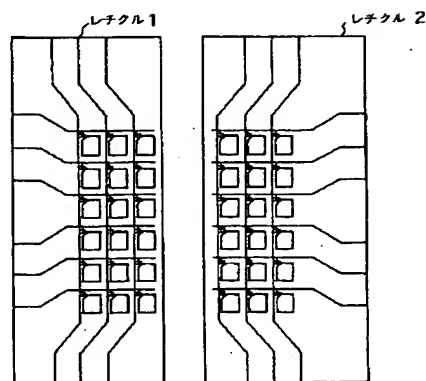
【図16】



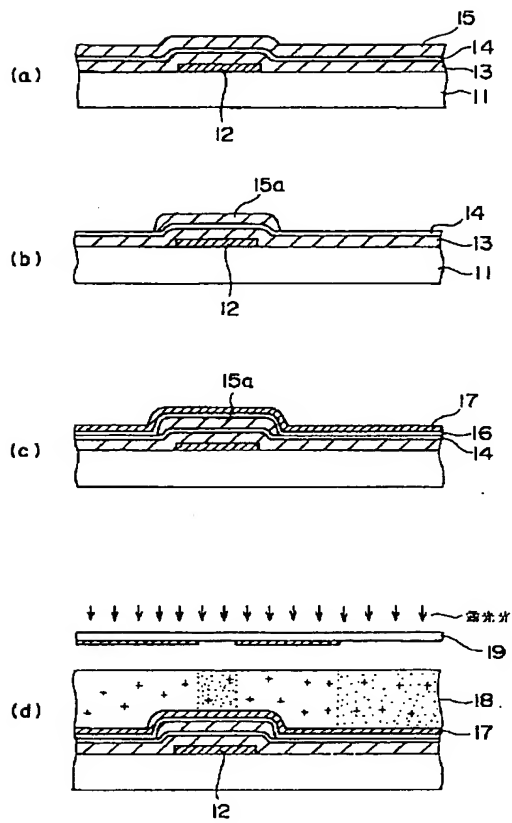
【図22】



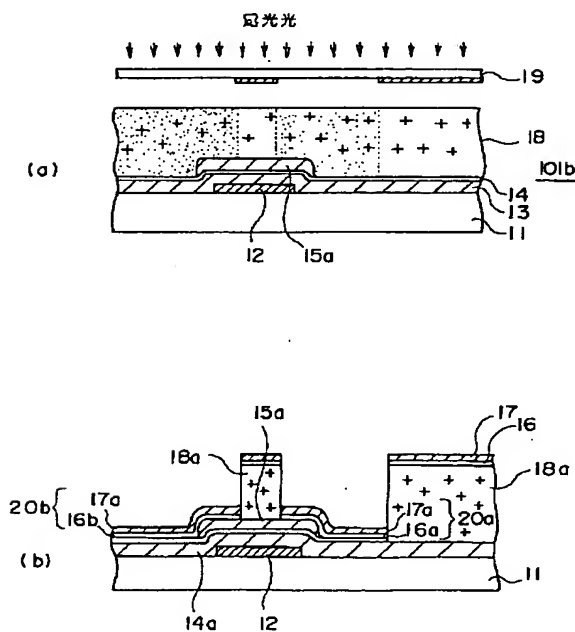
【図23】



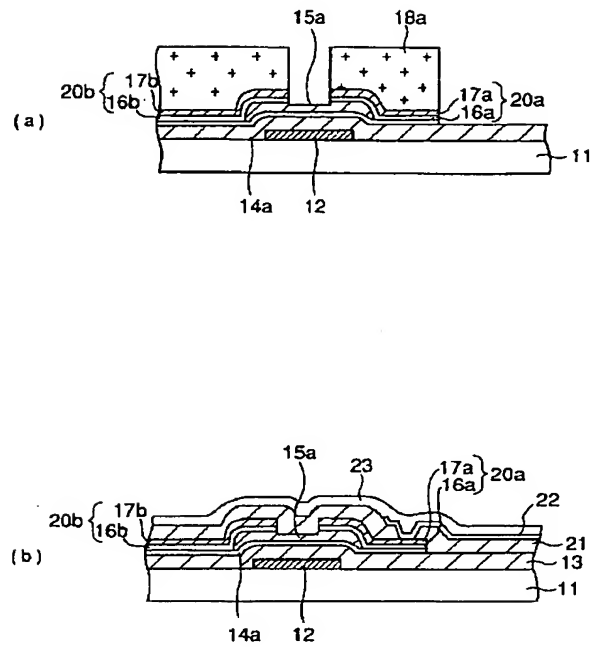
【図17】



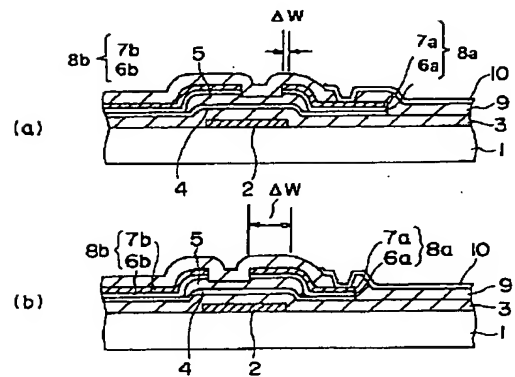
【図20】



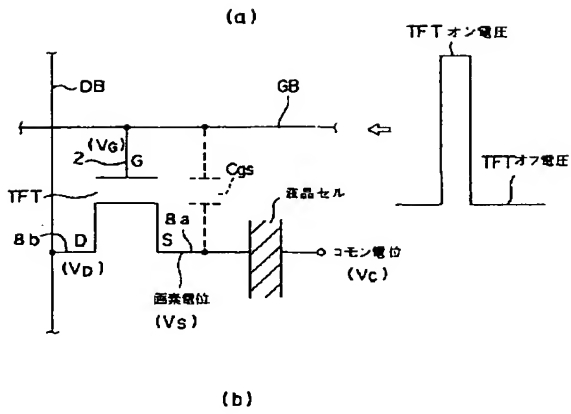
【図18】



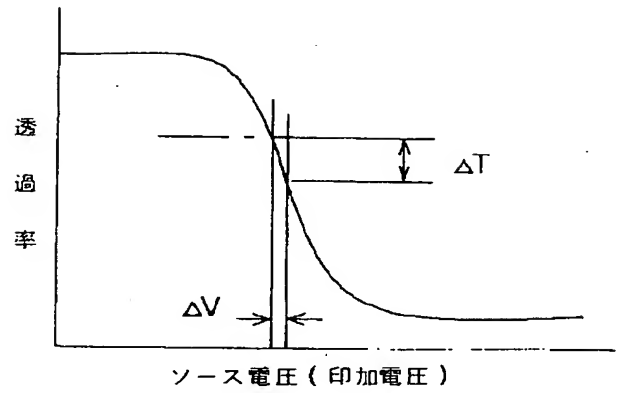
【図24】



【図25】



【図26】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

H O 1 L 21/30

技術表示箇所

5 0 2 P